

工程司產學合作計畫重點研究主題(RISC-V)說明

一、背景與重要性

RISC-V 是一種基於 BSD(Berkeley Software Distribution License)授權模式之開放性指令集架構 (Instruction Set Architecture, ISA)，由美國加州大學伯克萊分校 EECS 部門在 2010 年首倡，旨在透過開放式標準促動處理器創新設計，並已於 2015 年成立非營利性 RISC-V 基金會，目前已擁有 200 多家公司組織成員，董事會成員包括 Google、NVIDIA、NXP、University of California、Berkeley 與 Western Digital 等。RISC-V 是具發展半導體實力之新興國家眼中可能擺脫 X86 或 ARM 所寡占結構的一項契機，故引起國際上相當的注目，至今已建立了基本生態圈，並已陸續發布商業性產品。

二、潛在產業效益

1. RISC-V 指令集架構對於物聯網、伺服器及前端霧運算等小型晶片，有助於簡化晶片設計與提升 CPU 的執行效率。
2. 國內在晶片製造與製程上較為先進，導入 RISC-V 將有助於晶片計算能力與執行速度的提升，可滿足 AI、物聯網及 5G 在運算上越來越高的要求，這將有助於國內提升相關產業之競爭力。
3. 美、中、印等國皆已積極投入研發，也成立產業聯盟，我國也有若干產學機構投入研發。

三、重點研發項目 (不限於)

1. 指令集與微架構

- 針對特定領域(Domain Specific)開發之自訂指令集以及 CPU 微架構並經過軟體功能模擬驗證與效能分析。

2. CPU 與 SoC 積體電路(IC)

- 自行設計 RISC-V CPU 電路或以商用/開源 RISC-V CPU IP 為核心設計泛用(General Purpose)或特定領域(Domain Specific)之 SoC

3. 工具鏈(Toolchain)與系統軟體

- 編譯器、連結器、函式庫、除錯器等工具鏈軟體
- 作業系統及驅動程式等系統軟體

4. 開發板(EVB)與開發套件

- 以市售或自製 RISC-V 晶片為基礎設計開發板(Evaluation board or EVB)或開發套件(如 EVB 與感測器整合為 IoT 開發套件)

5. 系統與應用

- 使用市售或自製 RISC-V 開發板(EVB)(含 FPGA 版本)進行特定創意應用之系統開發及展示

國家實驗研究院台灣半導體研究中心(TSRI)提供學術界免費申請使用以下 RISC-V 相關 IP 和工具

中心網址：<https://www.tsri.org.tw/main.jsp>

【AndesCore Processors (CPU)】

- AX25 (64-bit Application Processor)
<http://www.andestech.com/product-details01.php?cls=3&id=111>
- N25 (32-bit Micro Controller Unit)
<http://www.andestech.com/product-details01.php?cls=3&id=108>

【AndesShape Platforms (Sub-system)】

- AE350 (AXI-based platform pre-integrated with AX25/N25)
<http://www.andestech.com/product-details02.php?cls=6&id=102>
- AE250 (AHB-based platform pre-integrated with N25)
<http://www.andestech.com/product-details02.php?cls=6&id=101>

【AndeSight IDE (Software Developer's Environment)】

<http://www.andestech.com/product-andeSight.php?cls=7>